

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 58178519
PUBLICATION DATE : 19-10-83

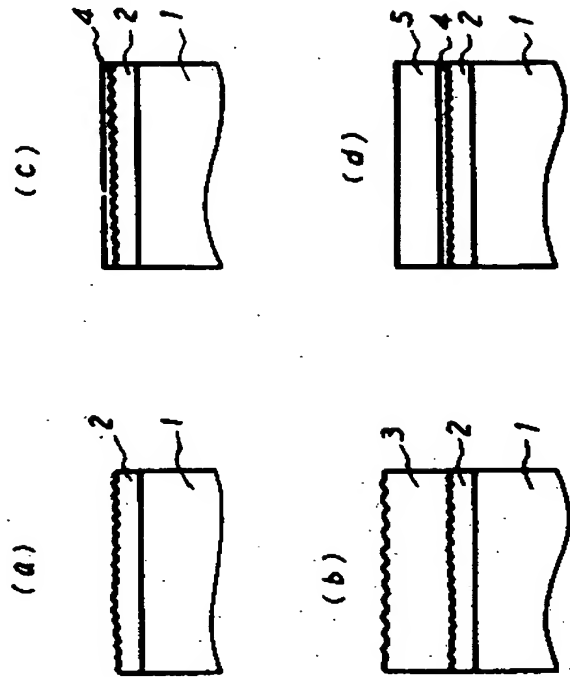
APPLICATION DATE : 14-04-82
APPLICATION NUMBER : 57061907

APPLICANT : NEC CORP;

INVENTOR : MIKAMI MASAO;

INT.CL. : H01L 21/205 H01L 21/86

TITLE : MANUFACTURE OF
SEMICONDUCTOR WAFER



ABSTRACT : PURPOSE: To enable to form a smooth Si epitaxial film of excellent crystallizability on an insulator by a method wherein a thin Si epitaxial film is formed on an insulative epitaxial film, and another Si epitaxial film is formed thereon.

CONSTITUTION: A magnesia spinel film 2 is epitaxially grown on an Si single crystal substrate 1, and an Si epitaxial film 3 is formed on said film 2. Then, a thin Si epitaxial film 4 is formed by performing an etching on the film 3. As a result, the roughness on the surface of the film 3 generating due to the roughened surface of the film can be smoothed. Then, an Si epitaxial layer is grown on the film 4. As a result, a smooth epitaxial layer 5 of excellent crystallizability can be formed.

COPYRIGHT: (C)1983,JPO&Japio

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭58—178519

⑤ Int. Cl.³
H 01 L 21/205
21/86

識別記号

庁内整理番号
7739—5F
7739—5F

⑬ 公開 昭和58年(1983)10月19日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 半導体ウェハーの製造方法

東京都港区芝五丁目33番1号日
本電気株式会社内

⑯ 特 願 昭57—61907

⑰ 出 願 人 日本電気株式会社

⑱ 出 願 昭57(1982)4月14日

東京都港区芝5丁目33番1号

⑲ 発 明 者 三上雅生

⑳ 代 理 人 弁理士 内原晋

明 細 書

発明の名称 半導体ウェハーの製造方法

特許請求の範囲

1. シリコン単結晶基板上に成長した絶縁体エピタキシャル膜上に形成されたシリコンエピタキシャル膜をエッチングすることによって薄いシリコンエピタキシャル層を該絶縁体エピタキシャル膜上に形成し、その後、該シリコンエピタキシャル層上にシリコンをエピタキシャル成長することによってなる半導体ウェハーの製造方法
2. 絶縁体エピタキシャル膜がマグネシウムアルミネートスピネル $MgO \cdot Al_2O_3$ である特許請求の範囲第1項記載の半導体ウェハーの製造方法
3. 絶縁体エピタキシャル膜が酸化マグネシウム MgO である特許請求の範囲第1項記載の半導体ウェハーの製造方法

発明の詳細な説明

本発明は絶縁層によって素子間分離された半導体装置に用いられ半導体ウェハーの製造方法に関する。

半導体集積回路の高速化、高密度化のために素子間を絶縁体分離する方法が種々試みられている。例えば、サファイア単結晶基板上にシリコン活性層をエピタキシャル成長する SOG (Si-on-Sapphire) はその代表的な方法として実用化段階を迎えている。さらに、素子が形成される活性層を多層化した3次元集積回路の製作をも目的として、レーザーアニールによって非晶質絶縁体上に堆積したシリコンを単結晶化する、酸化イオンをシリコン単結晶基板にイオン注入して Si 表面層下に二酸化シリコンを形成する方法、シリコン単結晶基板上にマグネシウムアルミネートスピネル、 $MgO \cdot Al_2O_3$ (以下、マグネシアスピネルと称する)、酸化マグネシウム、 MgO (サファイア等の絶縁体エピタキシャル膜を形成し、その上に活性層のシリコン単結晶膜を形成する方法 (以下、絶縁体エ

ビタキシャル膜法と称する)等多種多様な方法が試みられている。

これらの方法のうち絶縁体エビタキシャル法はシリコン単結晶基板を用いるということと大面積のシリコン単結晶膜を絶縁体上に容易かつ安価に形成できるということと、きわめて有望な絶縁体分離半導体装置の製造方法に成り得る。

しかし、絶縁体エビタキシャル膜法において問題となるのは絶縁体上にいかに良質のシリコン単結晶膜を形成するかということである。シリコンと絶縁体との結晶構造及び格子定数の不一致に基づく結晶学的整合性の不良のため、シリコン単結晶基板上に絶縁体をエビタキシャル成長すると表面に凹凸が発生したりして、結晶学的に良質のエビタキシャル膜を成長することがむづかしく、その上に結晶性、電気特性の良いシリコン単結晶膜を形成することは困難になる。とくに、絶縁体単結晶上へのシリコンのエビタキシャル成長機構が、いわゆる三次元的成長機構で、成長初期に三次元核が発生し、これが発達し島状に成長し

機構のため、平面的に成長面が発達して、最初から全面を覆うように成長面が得られる。このため、本発明によればきわめてうすいシリコンエビタキシャル膜が絶縁体上に形成できるだけでなく、エッチング工程で、一度目のシリコンエビタキシャル成長で絶縁体エビタキシャル膜の表面凹凸に起因して発生するシリコン表面の凹凸が平滑化して、結晶性の良い平滑なシリコンエビタキシャル膜が形成できる。

以下、実施例について詳細に説明する。

実施例 1.

シリコン単結晶基板上にマグネシアスピネルをエビタキシャル成長し、その上にシリコンエビタキシャル成長した。図は工程説明図である。

図(a)は面方位が(100)のシリコン単結晶基板、1の上に気相成長法によってマグネシアスピネル、2をエビタキシャル成長した。気相成長は塩化マグネシウム $MgCl_2$ 、及び塩化アルミニウム $AlCl_3$ を窒素ガスをキャリアガスとして輸送し、これと炭酸ガスと水素ガスをシリコン単結晶基板上で混

合島が合体して平面を形成するといったもので、絶縁体エビタキシャル膜表面の凹凸、その他結晶性が悪いとそれらがシリコンエビタキシャル成長に直接影響を及ぼし、平面平滑性、結晶性の悪いシリコン単結晶膜となるとくに膜厚が $1\mu m$ 以下のうすいシリコンエビタキシャル膜の形成はきわめてむづかしくなる。

本発明は、素子間を絶縁体分離した半導体装置の製造における絶縁体エビタキシャル膜法において、絶縁体エビタキシャル膜上に良質のシリコン単結晶膜を成長する方法を提供するものである。

具体的には、絶縁体エビタキシャル膜上に全面を覆うように厚いシリコンエビタキシャル膜を成長したあと、これをエッチングしてうすいシリコンエビタキシャル層を絶縁体エビタキシャル膜上に残存させて、その上に再度シリコンをエビタキシャル成長することによって良質のシリコンエビタキシャル膜を形成するものである。シリコン単結晶上へのシリコンのエビタキシャル成長機構は絶縁体単結晶上への場合と異なり、二次元的成長

合反応させる方法で、膜厚 $1\mu m$ のマグネシアスピネルを $980^\circ C$ の温度でエビタキシャル成長した。マグネシアスピネルの表面は完全に平滑なものとは得られず、約 $\pm 200\text{\AA}$ の凹凸が表面ありさ計によって観察された。

図(a)では表面の荒さをモデル的に示している。次に図(b)に示すように、マグネシアスピネルエビタキシャル膜上に第一回目のシリコン成長として、膜厚 $3\mu m$ のシリコンエビタキシャル膜3を成長した。成長は SiH_4 の熱分解法によって行なった。このシリコンエビタキシャル膜の表面の凹凸は約 $\pm 500\text{\AA}$ と増大した。また結晶性をX線回折のローラングカーブの半値幅によって評価した。シリコンエビタキシャル膜と単結晶基板の回折ピークが直さなつてシリコンエビタキシャル膜だけの回折ピークを分離することはできなかったが、エビタキシャル膜の結晶性が悪いために、回折ピークはブロードになる。この拡がりの半値幅によって評価した。その結果、(400)回折の半値幅は3000秒とかなりブロードであった。

図(c)はシリコンエピタキシャル膜をガスエッチングして、うすいシリコンエピタキシャル膜、4をスピネル上に残した状態を示す。ガスエッチングは1100℃でHCl濃度1%のHClとH₂の混合気体によって行なった。シリコン膜厚が0.1μmになるまで行なった。このエッチング工程によってシリコン表面は平滑になり、凹凸は±80Åまで減少した。次に第2回目のシリコン成長を行ない膜厚2μmまでエピタキシャル膜、5を成長した。その状態を図(d)に示す。その結果、表面凹凸は約80Åを維持し、X線のロッキングカーブの半値幅は800秒とし第1回目成長のシリコンエピタキシャル膜に較べて著しく改善された。第1回目のシリコン成長、ガスエッチング、第2回目シリコン成長はガスの切替によって連続して行なえるため、工程的不利は少ない。

またシリコンのエッチングをガスエッチングの代りにHF-HNO₃系の化学エッチングで行なっても同様の結晶性の改善を得た。

実施例2

実施例1のマグネシアスピネルの代りに酸化マグネシウムMgOを単結晶基板上に成長し、他は実施例1と同じ方法によってシリコンエピタキシャル膜を成長した。その結果、第1回目成長シリコンエピタキシャル膜から第2回目成長のシリコンエピタキシャル膜で実施例1と同様の品質の改善を得た。

本発明はシリコン単結晶基板上に成長した絶縁体エピタキシャル膜上にエピタキシャル成長したシリコン単結晶膜の一部をエッチングしたあと、再度、エピタキシャル成長することによって良質のシリコン単結晶膜を形成することを特徴とする半導体ウエハーを提供するものである。実施例においてはシリコンエピタキシャル膜成長はSiH₄の熱分解を利用した気相成長法を用いたが、本方法に限定されるものではなく、SiCl₄を用いた気相成長法、分子線エピタキシャル成長法等においても同様の効果が期待できる。

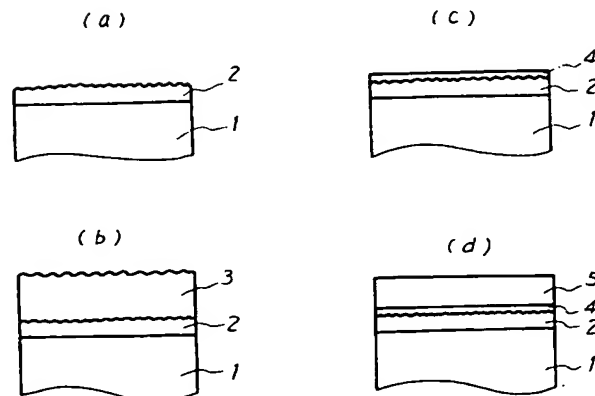
半導体集積回路の高密度化、動作の高速化のため、

絶縁体によって素子間を分離することはきわめて有効な手法であるが、本発明はそのために安価で品質の良い半導体ウエハーを提供するものであり、その工業的価値は大きい。

図面の簡単な説明

図(a)~(d)は本発明の一例を説明するための工程説明図

- 1 ……シリコン単結晶基板、
- 2 ……マグネシアスピネルエピタキシャル膜、
- 3 ……エッチング前のシリコンエピタキシャル膜、
- 4 ……エッチング後のシリコンエピタキシャル膜、
- 5 ……エッチング後のシリコンエピタキシャル膜上に成長したシリコンエピタキシャル膜



THIS PAGE BLANK (USPTO)